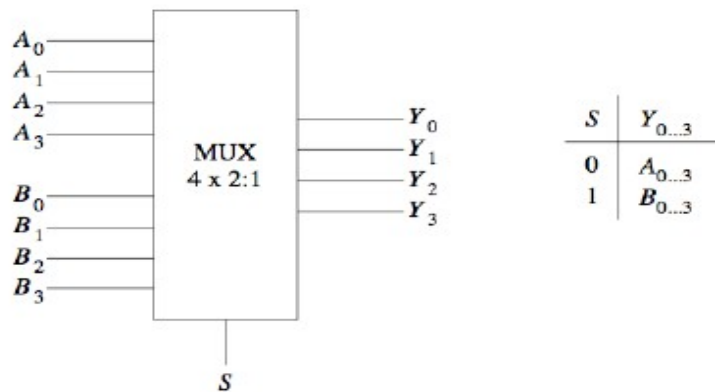


- **Das zugrundeliegende Schaltnetz: 4x2 zu 1 MUX**

Als Beispiel für einen Multiplexer wird der 4x2 zu 1 Multiplexer im Kurstext 1608 wie folgt eingeführt:

Ein Multiplexer ist ein auswählendes Schaltnetz. Über Steuereingänge wird einer von mehreren Dateneingängen auf den Ausgang durchgeschaltet. Die Länge der Datenworte, die in einem Rechenwerk verarbeitet werden, beträgt 4, 8, 16 oder 32 Bit. Deshalb ist es erforderlich, dass ein Multiplexer, der die Datenworte von einem ausgewählten Register auf die ALU durchschaltet, auch 4, 8, 16 oder 32 Bit Eingangsdaten auf den Ausgang mit entsprechender Bit-Anzahl schaltet. Folgende Abbildung zeigt das Schaltsymbol eines 4x2 Bit zu 1 Bit Multiplexers und die Wertetabelle. Entweder werden die vier Dateneingänge A_0, \dots, A_3 oder B_0, \dots, B_3 auf den Ausgang $Y = Y_0, \dots, Y_3$ durchgeschaltet:



Quelle: Computersysteme I (2017), Kapitel 2.8 Multiplexer

- **Die Hades Simulation:**

Links im als letzte Seite angehängten Screenshot sind oben die 4 Dateneingänge für A, unten die vier Dateneingänge für B und in der Mitte das Steuersignal S. Rechts sieht man die Ausgangssignale für den Ausgang Y. Zu Beginn ist das Schaltnetz in einem undefinierten Zustand, zu erkennen an den cyanfarbenen Schaltern und Verbindungen. Um die Eingangsvariablen mit Werten zu belegen, klickt man auf die zugehörigen Schalter und erhält grau = 0 und rot = 1, sodass das Verhalten des Multiplexers beobachtet werden kann. Wie in der Wertetabelle im Kurstext vorgegeben, werden mit $S = 1$ die Dateneingänge B_0, \dots, B_3 und mit $S = 0$ die Dateneingänge A_0, \dots, A_3 an den Ausgang $Y = Y_0, \dots, Y_3$ weitergereicht.

- **Die Simulation besteht aus folgenden Komponenten:**

- 9 Ipins (switch)
- 4 Opins (LED)
- 8 AND2
- 1 INV (small)
- 4 OR2

